

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-208592

(P2002-208592A)

(43) 公開日 平成14年7月26日 (2002.7.26)

(51) Int.Cl.⁷

H01L 21/316

識別記号

F I

H01L 21/316

テ-マ-ト* (参考)

M 5 F 0 5 8

A 5 F 1 1 0

C

X

29/786

29/78

6 1 7 V

審査請求 未請求 請求項の数25 O L (全 14 頁) 最終頁に続く

(21) 出願番号

特願2001-1042(P2001-1042)

(22) 出願日

平成13年1月9日 (2001.1.9)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 中田 行彦

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 糸賀 隆志

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100102277

弁理士 佐々木 晴康 (外2名)

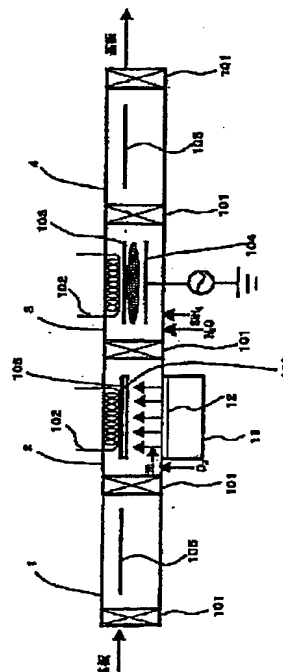
最終頁に続く

(54) 【発明の名称】 絶縁膜の形成方法、半導体装置、製造装置

(57) 【要約】

【課題】 プラズマCVD法のような堆積法を用いると半導体の表面がそのまま半導体と絶縁膜（ゲート絶縁膜）との界面となり、イオン損傷が避けられないため、界面単位密度が大きくなり、薄膜トランジスタに用いた場合、良好な素子特性を得ることができなかった。

【解決手段】 半導体の表面に絶縁膜を形成する方法において、全工程の基板温度が600℃以下で、かつ前記半導体の表面を酸素原子活性種を含む雰囲気中で酸化させ、第1の絶縁膜を形成する工程と、大気に晒さずに前記第1の絶縁膜上に堆積法により第2の絶縁膜を形成する工程とからなる。



【特許請求の範囲】

【請求項1】 半導体に絶縁膜を形成する方法において、全工程の基板温度が600℃以下で、かつ前記半導体の表面を酸素原子活性種を含む雰囲気中で酸化させた酸化膜からなる第1の絶縁膜を形成する工程と、大気に晒さずに前記第1の絶縁膜上に堆積法により第2の絶縁膜を形成する工程とからなることを特徴とする絶縁膜の形成方法。

✓【請求項2】 前記酸素原子活性種を、波長175nm以下の波長をもつ光を酸素ガスを含む雰囲気中に照射することにより形成したことを特徴とする請求項1記載の絶縁膜の形成方法。

✓【請求項3】 前記酸素原子活性種を、キセノンエキシマランプからの波長172nmの光を酸素ガスを含む雰囲気中に照射することにより形成したことを特徴とする請求項2記載の絶縁膜の形成方法。

✓【請求項4】 前記酸素原子活性種を、キセノンエキシマランプからの波長175nm以下の光を酸素ガス分圧が0.05torrから50torrの雰囲気中に照射することにより形成したことを特徴とする請求項2記載の絶縁膜の形成方法。

✓【請求項5】 波長175nm以下の波長を持つ光を、酸素を含まない雰囲気中で前記半導体の表面に照射して該半導体の表面を洗浄する工程の後、前記第1の絶縁膜を形成することを特徴とする請求項2の絶縁膜の形成方法。

【請求項6】 前記酸素原子活性種をプラズマで形成し、該プラズマの発生場所と、酸化する前記半導体の表面が3cm以上離れたリモートプラズマCVD法により前記第1の絶縁膜を形成したことを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項7】 前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化する工程において、半導体温度が100℃から500℃の範囲にあることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項8】 請求項1記載の絶縁膜の形成方法によって、形成された前記第1の絶縁膜の膜厚が0.5nmから20nmの範囲にあることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項9】 前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化する工程において、前記雰囲気中に水素またはフッ素ガスを混合したことを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項10】 前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化させた前記酸化膜からなる前記第1の絶縁膜を形成する工程、その後、前記酸化膜を前記半導体の温度と同じ、またはそれ以下の温度で熱アニールする工程の後、大気に晒さずに前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を形成する工程とからなることを特徴とする請求項1記載の絶縁膜の形成方

法。

【請求項11】 前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化させた前記酸化膜からなる前記第1の絶縁膜を形成する工程と、前記酸化膜を前記半導体の温度と同じ、またはそれ以下の温度で水素プラズマ処理する工程と、大気に晒さずに前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を形成する工程とからなることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項12】 前記第1の絶縁膜上に前記堆積法により前記第2の絶縁膜を形成する工程が、プラズマCVD法により前記第2の絶縁膜を堆積する工程であることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項13】 前記第1の絶縁膜上に前記プラズマCVD法により前記第2の絶縁膜を堆積する工程において、半導体温度が100℃から400℃の範囲で堆積することを特徴とする請求項12記載の絶縁膜の形成方法。

【請求項14】 前記第1の絶縁膜上に前記プラズマCVD法により前記第2の絶縁膜を堆積する工程において、少なくともヘラン系ガスと亜酸化窒素ガスを用いて前記第2の絶縁膜を堆積することを特徴とする請求項12、または請求項13記載の絶縁膜の形成方法。

✓【請求項15】 前記第1の絶縁膜上に前記堆積法により前記第2の絶縁膜を形成する工程が、光CVD法により第2の絶縁膜を堆積する工程であることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項16】 前記半導体が、単結晶シリコンであることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項17】 前記半導体が、多結晶シリコンであることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項18】 前記半導体が、少なくともガラス、金属箔または樹脂基板上の多結晶シリコンからなるシリコン薄膜であることを特徴とする請求項1記載の絶縁膜の形成方法。

【請求項19】 請求項1記載の絶縁膜の形成方法によって、形成された絶縁膜を備えたことを特徴とする半導体装置。

【請求項20】 前記半導体装置がシリコン薄膜トランジスタであることを特徴とする請求項19記載の半導体装置。

【請求項21】 ガラス又は金属箔、若しくはプラスチック基板上に形成されたシリコン薄膜からなる半導体と、該半導体の表面に形成される酸化膜からなる構造を備えた半導体装置において、前記シリコン薄膜と前記酸化膜界面での固定電荷密度が $1 \times 10^{11} \text{ cm}^{-2}$ 以下、界面単位密度が $1 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下、かつ窒素濃度が1原子%以下であると共に、前記シリコン薄膜中の炭素濃度が $1 \times 10^{20} \text{ 原子/cm}^3$ 以下であることを特徴とする半導体装置。

【請求項22】 前記半導体装置が薄膜トランジスタであることを特徴とする請求項20記載の半導体装置。

【請求項23】 半導体の表面に絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面を酸素原子活性種を含む雰囲気中で酸化させ、第1の絶縁膜を形成する第1の反応室と、大気に晒さずにこの第1の絶縁膜上に堆積法により第2の絶縁膜を作成する第2の反応室とからなることを特徴とする絶縁膜の製造装置。

【請求項24】 前記半導体の表面に前記絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面を波長175nm以下の波長をもつ光により作成された酸素原子活性種を含む雰囲気中で酸化させ、前記第1の絶縁膜を形成する前記第1の反応室と、大気に晒さずにこの前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を作成する前記第2の反応室とからなることを特徴とする請求項23に記載の絶縁膜の製造装置。

【請求項25】 前記半導体の表面に前記絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面をキセノンエキシマランプからの波長172nmの光により作成された酸素原子活性種を含む雰囲気中で酸化する前記第1の反応室と、大気に晒さずにこの前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を作成する前記第2の反応室とからなることを特徴とする請求項24に記載の絶縁膜の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、MOS (Metal Oxide Semiconductor) 構造を持つ電界効果トランジスタ：FET (Field Effect Transistor) や多結晶シリコン薄膜トランジスタに用いられる半導体と絶縁膜の組み合わせ構造を形成するための半導体上への絶縁膜の形成方法と、それを用いた半導体装置および絶縁膜を形成するための製造装置に関する。

【0002】

【従来の技術】 FETはLSIに広く用いられているが、このLSIの高性能化のため、ますます薄く低温で形成できる良好な絶縁膜と良好な半導体-絶縁膜の界面特性が要求されている。単結晶シリコンの場合、従来は700℃から1000℃の高温で熱酸化する方法が一般的であった。熱酸化では半導体の表面(半導体層の表面)から内部に酸化反応が進行していくため、半導体層(半導体)と、半導体層の表面が熱酸化することによって形成された酸化シリコン膜からなる絶縁膜(ゲート絶縁膜)の界面が元の半導体層の内側に形成されるため、元の半導体層の表面状態の影響を受けにくく、非常に良好な界面が形成される長所がある。しかし、高温で処理するためシリコンウエハーに反りが発生しやすい。低温にすると反りは改善するが、酸化速度が急激に低下し、実

用的でない。また、絶縁膜をプラズマCVD (Chemical Vapor Deposition) で成膜する方法があるが、良好な界面特性を形成し難い。最も重大な問題はプラズマによるイオン損傷を避けられないことである。

【0003】 一方、液晶表示装置の観点からは、大型化、高精細化、高機能化に伴って薄膜トランジスタ (Thin Film Transistor: TFT) の高精細化に対する要求が厳しくなっており、従来のアモルファスシリコン膜を用いたTFT (薄膜トランジスタ) に代って、ポリシリコン (Poly-Si) 膜を用いたTFTに対するニーズが高まっている。TFTの性能や信頼性を左右するゲート絶縁膜はプラズマCVD法により形成されている。しかし、ゲート絶縁膜をプラズマCVD法で成膜するとプラズマによる損傷を避けられず、特にトランジスタの閾値電圧を高精度に制御することはできず、信頼性にも問題がある。Poly-Si TFTによく用いられているTEOS (Tetra Ethyl Ortho Silicate) とO₂ガスを用い、プラズマCVD法で成膜したSiO₂は、ガス原料に含まれる炭素が膜中に含まれ、350℃程度以上で成膜しても1.1×10²⁰ 原子/cm³以下にすることは困難である。特に成膜温度を200℃程度にした場合、膜中の炭素は1.1×10²¹ 原子/cm³と1桁増加し、低温化するのは困難である。

【0004】 また、SiN₄とN₂O系ガスを用いたプラズマCVD法で成膜した場合、界面部に窒素濃度が1原子%以上と非常に多く含まれ、界面の固定電荷密度を5×10¹¹ cm⁻²以下にはできず、ゲート絶縁膜として使用できなかった。

【0005】 また、プラズマCVD法によるイオンダメージを減少させ、高品質の絶縁膜を得る方法として、ECRプラズマCVD法や、酸素プラズマによる酸化法等が開発されている。しかしながら、半導体の表面近くでプラズマを用いるため、イオン損傷を完全に回避することは難しい。

【0006】 また、低圧水銀ランプ、エキシマランプ等の光を用いた洗浄装置はすでに量産に用いられている。また、光を用い250℃の低温でシリコンを酸化する研究もなされているが、成膜速度が0.3nm/分と非常に遅く、実用的にゲート絶縁膜全部を形成できる状況には無い (J. Zhang et al., A. P. L., 71 (20), 1997, P2964)。

【0007】 また、特開平4-326731に開示されているように、オゾンを含む雰囲気中で酸化する方法も提案されている。しかし、後述するように、光によりオゾンをつくり、そのオゾンを光分解して酸素原子活性種を作成する2段階反応のため、効率が悪く酸化速度が遅い。

【0008】

【発明が解決しようとする課題】上述するように堆積法（プラズマCVD法等）を用いると半導体上に早く厚く絶縁膜を形成できるが、元の半導体の表面がそのまま半導体と絶縁膜（ゲート絶縁膜）との界面となること、イオン損傷が避けられないことより、界面単位密度が大きくなり、良好な素子特性を得ることができない。

【0009】一方、酸化法（酸素プラズマによる酸化法等）により半導体上に絶縁膜を形成すると、半導体の表面から内部に酸化反応が進行し、半導体層（半導体）と絶縁膜の界面がもとの半導体層の内側に形成されるため、元の半導体の表面状態の影響を受けにくく、非常に良好な界面が形成される長所がある。しかし、高温で処理するためシリコンウエハーに反りが発生しやすい。低温にすると反りは改善されるが、酸化速度が急激に低下し、絶縁膜を実用的な速度で形成できない。

【0010】本発明の目的は、基板温度600℃以下の低温で、プラズマによる損傷がなく、高速に酸化することにより、半導体とゲート絶縁膜との良好な界面を形成すると共に、早く厚く実用に耐える絶縁膜を形成する方法を提供すると共に、この方法により形成した多結晶シリコンTFT及び絶縁膜の製造装置を提供することにある。

【0011】

【課題を解決するための手段】上記問題を解決するために、本発明の絶縁膜を形成する方法は、半導体に絶縁膜を形成する方法において、全工程の基板温度が600℃以下で、かつ前記半導体の表面を酸素原子活性種を含む雰囲気中で酸化させた酸化膜からなる第1の絶縁膜を形成する工程と、大気に晒さずに前記第1の絶縁膜上に堆積法により第2の絶縁膜を形成する工程とからなることを特徴とする。

【0012】前記酸素原子活性種を、波長175nm以下の波長をもつ光を酸素ガスを含む雰囲気中に照射することにより形成したことを特徴とする。

【0013】前記酸素原子活性種を、キセノンエキシマランプからの波長172nmの光を酸素ガスを含む雰囲気中に照射することにより形成したことを特徴とする。

【0014】前記酸素原子活性種を、キセノンエキシマランプからの波長175nm以下の光を酸素ガス分圧が0.05torrから50torrの雰囲気中に照射することにより形成したことを特徴とする。

【0015】波長175nm以下の波長を持つ光を、酸素を含まない雰囲気中で前記半導体の表面に照射して該半導体の表面を洗浄する工程の後、前記第1の絶縁膜を形成することを特徴とする。

【0016】前記酸素原子活性種をプラズマで形成し、該プラズマの発生場所と、酸化する前記半導体の表面が3cm以上離れたリモートプラズマCVD法により前記第1の絶縁膜を形成したことを特徴とする。

【0017】前記半導体の表面を、前記酸素原子活性種

を含む雰囲気中で酸化する工程において、半導体温度が100℃から500℃の範囲にあることを特徴とする。

【0018】請求項1記載の絶縁膜の形成方法によって、形成された前記第1の絶縁膜の膜厚が0.5nmから20nmの範囲にあることを特徴とする。

【0019】前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化する工程において、前記雰囲気中に水素またはフッ素ガスを混合したことを特徴とする。

【0020】前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化させた前記酸化膜からなる前記第1の絶縁膜を形成する工程、その後、前記酸化膜を前記半導体の温度と同じ、またはそれ以下の温度で熱アニールする工程の後、大気に晒さずに前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を形成する工程とからなることを特徴とする。

【0021】前記半導体の表面を、前記酸素原子活性種を含む雰囲気中で酸化させた前記酸化膜からなる前記第1の絶縁膜を形成する工程と、前記酸化膜を前記半導体の温度と同じ、またはそれ以下の温度で水素プラズマ処理する工程と、大気に晒さずに前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を形成する工程とからなることを特徴とする。

【0022】前記第1の絶縁膜上に前記堆積法により前記第2の絶縁膜を形成する工程が、プラズマCVD法により前記第2の絶縁膜を堆積する工程であることを特徴とする。

【0023】前記第1の絶縁膜上に前記プラズマCVD法により前記第2の絶縁膜を堆積する工程において、半導体温度が100℃から400℃の範囲で堆積することを特徴とする。

【0024】前記第1の絶縁膜上に前記プラズマCVD法により前記第2の絶縁膜を堆積する工程において、少なくともシラン系ガスと亜酸化窒素ガスを用いて前記第2の絶縁膜を堆積することを特徴とする。

【0025】前記第1の絶縁膜上に前記堆積法により前記第2の絶縁膜を形成する工程が、光CVD法により第2の絶縁膜を堆積する工程であることを特徴とする。

【0026】前記半導体が、単結晶シリコンであることを特徴とする。

【0027】前記半導体が、多結晶シリコンであることを特徴とする。

【0028】前記半導体が、少なくともガラス、金属箔または樹脂基板上の多結晶シリコンからなるシリコン薄膜であることを特徴とする。

【0029】請求項1記載の絶縁膜の形成方法によって、形成された絶縁膜を備えたことを特徴とする。

【0030】前記半導体装置がシリコン薄膜トランジスタであることを特徴とする。

【0031】ガラス又は金属箔、若しくはプラスチック基板上に形成されたシリコン薄膜からなる半導体と、該

半導体の表面に形成される酸化膜からなる構造を備えた半導体装置において、前記シリコン薄膜と前記酸化膜界面での固定電荷密度が $1 \times 10^{11} \text{ cm}^{-2}$ 以下、界面単位密度が $1 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下、かつ窒素濃度が1原子%以下であると共に、前記シリコン薄膜中の炭素濃度が $1 \times 10^{20} \text{ 原子/cm}^3$ 以下であることを特徴とする。

【0032】前記半導体装置が薄膜トランジスタであることを特徴とする。

【0033】半導体の表面に絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面を酸素原子活性種を含む雰囲気中で酸化させ、第1の絶縁膜を形成する第1の反応室と、大気に晒さずにこの第1の絶縁膜上に堆積法により第2の絶縁膜を作成する第2の反応室とからなることを特徴とする。

【0034】前記半導体の表面に前記絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面を波長175 nm以下の波長をもつ光により作成された酸素原子活性種を含む雰囲気中で酸化させ、前記第1の絶縁膜を形成する前記第1の反応室と、大気に晒さずにこの前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を作成する前記第2の反応室とからなることを特徴とする。

【0035】前記半導体の表面に前記絶縁膜を形成する絶縁膜の製造装置において、少なくとも前記半導体の表面をキセノンエキシマランプからの波長172 nmの光により作成された酸素原子活性種を含む雰囲気中で酸化する前記第1の反応室と、大気に晒さずにこの前記第1の絶縁膜上に堆積法により前記第2の絶縁膜を作成する前記第2の反応室とからなることを特徴とする。

【0036】

【発明の実施の形態】（実施形態1）本実施形態に用いた、光酸化および絶縁膜の成膜を真空を破らず連続して行う枚葉式光・プラズマCVD装置の概略を図1に示す。ロード室1、光により酸化を行う光洗浄／光酸化室2（第1の反応室）、水素プラズマ／成膜室3（第2の反応室）およびアンロード室4より成る。

【0037】まず、(100)面、P型、 $10 \sim 15 \Omega \text{ cm}$ の6インチ丸の基板100からなる基板100を洗浄した後、ロード室1に導入し、真空($3 \times 10^{-1} \text{ Pa}$)に引いた後、ゲートバルブ101を開き、容積(80000 cm^3)の光洗浄／光酸化室2に基板100を移動させ、ゲートバルブ101を閉じる。ヒーター102で温度を 350°C にした基板台105に基板100をセットした後、キセノンエキシマランプ11から波長172 nmの光を、合成石英の窓12を通して、基板100の半導体の表面に照射する。合成石英を出たところの光照射強度は 60 mW/cm^2 で、窓12から基板100までの距離は25 mmに保った。この光照射を2～3分行うことによりシリコン表面（基板100の(100)

面)に付着した有機物質を分解でき、光による洗浄ができる。もちろんこの工程を省いても良い。また、この光洗浄時にフッ素ガスまたは水素ガスを流した方が再現性の良い洗浄効果が得られる。これは、清浄化された表面にはシリコン原子のダングリングボンドが半導体の表面（シリコン表面）に出ているため、フッ素ガスまたは水素ガスを用いてこのダングリングボンドの終端化により表面状態の再現性が確保されるためと考えられる。

【0038】次に、基板温度を 350°C に保ち、光洗浄／光酸化室2内に酸素ガスを 50 sccm の流量で導入し、内部の圧力を5 torrに保った後、波長172 nmのキセノンエキシマランプの光により、後記(1)式に示すように、酸素を直接に効率よく反応性の高い酸素原子活性種に分解でき、この酸素原子活性種により基板100の(100)面が酸化される。3分間で約3 nmの光酸化による第1の絶縁膜である酸化膜（光酸化層）（図示せず）が形成できた。

【0039】その後、基板100をアノード電極104とカソード電極103からなる平行平板型電極を備えた水素プラズマ／成膜室3へ移動させた後、基板温度を 350°C とし、原料ガスである SiH_4 ガスのガス流量を 5 sccm 、 N_2O ガスのガス流量を 1000 sccm 、ガス圧を1.3 torrに保ち、RF電源電力を450 Wとし、堆積法の一つであるプラズマCVD法により SiO_2 膜を成膜（図示せず）した。3分間で膜厚97 nmの第2の絶縁膜である SiO_2 膜を成膜できた。その後、アンロード室4に移動させた後、基板100を取り出した。

【0040】次に、基板100の(100)面上に成膜された SiO_2 膜上にアルミニウム膜をスパッタ法により成膜した後、フォトリソグラフィ法により、アルミニウム膜からなる直径0.8 nmの円形ドットパターンを多数形成し、電気容量測定用試料を作製した。この試料を用いて、容量－電圧特性を測定した。

【0041】その結果、界面固定電荷密度は $1 \times 10^{11} \text{ cm}^{-2}$ と熱酸化膜（基板100の(100)面を熱酸化することにより成膜される SiO_2 膜）と同等であった。また、第1の絶縁膜である酸化シリコン膜（ SiO_2 膜）3 nmを形成せず、基板100の(100)面に SiN_4 と N_2O 系ガスをを用いたプラズマCVD法で成膜した場合の酸化シリコン膜と単結晶シリコン基板（基板100）との界面固定電荷密度 $5 \times 10^{11} / \text{cm}^2$ に比較して大きく改善できた。

【0042】更に、オージェ分析を行った結果、基板100の単結晶シリコンと光酸化による酸化シリコン膜（第1の絶縁膜）の界面、および光酸化による酸化シリコン膜（第1の絶縁膜）とプラズマCVD法による酸化シリコン膜（第2の絶縁膜）の界面で、窒素は検出限界値以下であった。

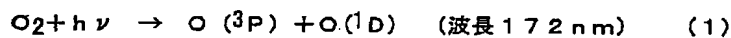
【0043】これは、基板100の膜面（(100)

面)上に直接、 SiN_4 と N_2O 系Sガスをを用いたプラズマCVD法で酸化シリコン膜を成膜した場合、界面部の窒素濃度が1原子%以上と非常に多く含まれていたのに比較し、大きく改善された。シリコン(Si)を酸化した場合、Siから SiO_2 になるが、体積も2倍に増加するため、Siから SiO_2 に変わる移行層が形成される。この移行層の形成時に窒素が存在すると、この界面部分に非常に多くの窒素が取り込まれ、界面での固定電荷も増加すると考えられる。このため、この移行層を窒素を含まない雰囲気での酸化により形成することで、界面の窒素を減少できたと考えられる。

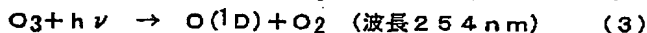
【0044】次に、膜特性の信頼性を評価するため、電気容量測定用試料に $\pm 2\text{MV}/\text{cm}$ の電界を 150°C で30分間、印加し、ストレス試験を行なった。従来の光酸化層が無く、PE-CVD法(プラズマCVD法)により成膜した SiO_2 膜を基板100の(100)面上に成膜した場合は、フラットバンド電圧が初期値 -2.5V 、+電圧印加時 -2.5V 、-電圧印加時 -4.2V であった。これに対し、本発明を用いた膜は、フラットバンド電圧が初期値 0.8V 、+電圧印加時 0.8V 、-電圧印加時 1.2V で大きく信頼性が向上した。

【0045】また、SIMS (Secondary Ion Mass Spectroscopy: 2次イオン質量分析装置)により SiO_2 膜中の炭素濃度を測定した。 SiH_4 と N_2O 系ガスをを用いてプラズマCVD法

キセノンエキシマランプ



低圧水銀ランプ



$\text{O}(^3\text{P})$: ^3P 順位励起状態にある酸素原子

$\text{O}(^1\text{D})$: ^1D 順位励起状態にある酸素原子

M: O_2 、 $\text{O}(^3\text{P})$ 、 O_3 以外の酸素化合物ガス

h: プランク定数

ν : 光の波長

本実施形態では、酸素原子活性種の作製方法として、酸素ガスへの光照射の例を述べた。

【0049】しかし、イオン衝撃を避けるため半導体から3cm以上離れた場所で、マイクロ波、ECR等のプラズマにより酸素原子活性種を作製することも可能である。

【0050】次に、酸化速度を上げるため、酸素ガス圧力、基板温度を検討した。

【0051】酸素ガスの光吸収係数は、 172 nm の波長では $2 \times 10^1 \text{ atm}^{-1} \text{ cm}^{-1}$ に対し、 185 nm では $1 \times 10^{-1} \text{ atm}^{-1} \text{ cm}^{-1}$ と約200倍異なる。これは、 172 nm の波長の光が、効率良く、直接に酸素ラジカルを作り、このために大きく吸収されることを示している。酸素ガス圧を高くしすぎると、例えば1気

で成膜した SiO_2 膜、および光酸化した SiO_2 膜が、共に炭素濃度 $1 \times 10^{19} \text{ 原子}/\text{cm}^3$ 以下であった。TEOSと O_2 ガスをを用いプラズマCVD法で成膜した SiO_2 膜は、 350°C 程度以上で成膜しても炭素濃度を $1.1 \times 10^{20} \text{ 原子}/\text{cm}^3$ 以下にすることは困難であった。また、 200°C で成膜した場合は、 $1.2 \times 10^{21} \text{ 原子}/\text{cm}^3$ であった。これと比較すると本実施形態では炭素濃度を1桁以上低減できた。

【0046】光洗浄/光酸化室2内のキセノンエキシマランプ11を用いた本実施形態では、反応式(1)に示すように、酸素から直接に酸素原子活性種 $\text{O}(^1\text{D})$ を効率よく作成できる。この酸素原子活性種 $\text{O}(^1\text{D})$ が、半導体の表面(基板100の(100)面)を酸化する。このように、キセノンエキシマランプを用いた場合は、オゾンは反応に関与しない。

【0047】一方、低圧水銀ランプを用いた場合は、反応式(2)に示すように、 185 nm の光が酸素からオゾンをつくり、そのオゾンが 254 nm の光で酸素原子活性種 $\text{O}(^1\text{D})$ を形成する。つまり、2段階の反応である。

【0048】キセノンエキシマランプの方が、低圧水銀ランプと比較して、1段階反応のため非常に効率よく酸素原子活性種 $\text{O}(^1\text{D})$ を形成でき、酸化速度が速い長所がある。尚、反応式(1)の反応が起きるのは、 175 nm 以下の波長の光を用いた場合である。

圧にすると光導入窓12から3mm以内で吸収され、半導体の表面から遠い光導入窓12近傍で酸素原子活性種が発生する。逆に酸素ガス圧を低くしすぎると、光は吸収されず酸素原子活性種の発生が少なくなる。このため、酸素原子活性種を半導体の表面近傍で多く発生させて光酸化速度を上げるには、最適な酸素ガス圧が存在する。 172 nm の光を用いた場合の基板温度 300°C 、酸化時間30分での酸素ガス圧と酸化膜の膜厚の関係を図2に示す。

【0052】光導入窓から基板100までの距離25mm、基板温度 350°C で、データを取得したが計算からの傾向と良く一致した。このことより、酸化速度をあげるには、光導入窓から基板100の膜面(100)までの距離により最適値は異なるが、酸素ガス分圧は0.05 torrから50 torrの範囲が好適である。

【0053】酸化には、シリコンと酸素の反応速度により酸化速度が決まる「反応律速」と、酸化種が酸化膜中に拡散し、酸化シリコン膜(SiO_2 膜)とシリコン(Si)の界面に到達する速度により酸化速度が決まる

「拡散律速」の2つのモードがある。基板温度の上昇によりシリコンと酸素の反応速度も上昇するが、特に酸化種が酸化膜中を拡散する速度が大きくなる。このため、基板温度を上昇したほうが、酸化速度は向上する。装置および基板への影響を考慮し、光酸化時の半導体温度は100℃から500℃の範囲が適当で、特に200℃から350℃が好適である。本実施形態においては、半導体温度は350℃とした。

【0054】基板温度350℃で光酸化膜厚を0.5nmから20nm変化させ、プラズマCVD法で成膜した酸化膜との合計を100nmにして、界面固定電荷を測定した。界面固定電荷は、光酸化層なしの場合が、 $5 \times 10^{11} \text{ cm}^{-2}$ になるのと比較し、光酸化層0.5nmの場合が $3 \times 10^{11} \text{ cm}^{-2}$ 、光酸化層3nmの場合が $1 \times 10^{11} \text{ cm}^{-2}$ 、光酸化層20nmの場合が $7 \times 10^{10} \text{ cm}^{-2}$ であった。このように、光酸化層は0.5nmでも効果があり、20nm程度で効果は飽和してくる。飽和する膜厚は、前述のSiH₄とN₂Oガスから成膜したSiO₂膜のオージェ分析の窒素分布から求められた移行層の膜厚20nmと対応している。このため、光酸化層の膜厚として、0.5nmから20nmの範囲が適している。

【0055】更に、界面特性改善のため、光酸化後に光洗浄／光酸化室2で温度をあげ、熱アニールを検討した。基板温度350～400℃、10分間加熱で、光酸化層3nmの場合、界面固定電荷は $1 \times 10^{11} \text{ cm}^{-2}$ から $8 \times 10^{10} \text{ cm}^{-2}$ に改善された。これは、SiからSiO₂への移行層の結晶性が改善されるためである。ここで、本実施形態においては基板温度を350～400℃としたが、それ以下の温度としてもよい。

【0056】しかし、時間がかかるため水素プラズマ処理を検討した。光洗浄／光酸化室2で基板100を光酸化後に、電極間距離が2cmのアノード電極104とカソード電極103からなる平行平板型電極（アノード電極103とカソード電極104の各電極のサイズ（30×30cm））を備え、容積（80000cm³）の水素プラズマ／成膜室3へ移動させた後、基板温度を350℃とし、水素ガス流量を1000sccm、ガス圧を1.3torr、電源電力を450W、水素プラズマ／成膜室3内の圧力を0.6torr、で3分間の水素プラズマ処理を行った。水素は重量が軽いので、イオン衝撃を起してもイオン損傷を起さない。また、結晶構造が変化する移行層に存在するダングリングボンドを水素が終端化するため、欠陥密度を減少できる長所がある。その後、同じ水素プラズマ／成膜室3にSiH₄ガス流量を5sccm、N₂Oガス流量を1000sccmを導入してガス圧を1.3torrに保ち、RF電源電力を450Wとし、SiO₂膜を成膜した。この水素プラズマ処理により、光酸化層が3nmの場合、界面固定電荷は $1 \times 10^{11} \text{ cm}^{-2}$ から $8 \times 10^{10} \text{ cm}^{-2}$ に改善され

た。ここで、基板温度を350℃としたが、それ以下の温度としてもよい。

【0057】他の実施形態として、第2の絶縁膜（SiO₂膜）をTEOSとO₂ガスを用いて成膜しても本発明の目的が達せられる。もちろん、SiH₄ガスとN₂Oガスを用いるプラズマCVD法によって成膜した場合、TEOSとO₂ガスを用いた膜と比較して膜中炭素濃度が減らせる利点がある。

【0058】次に、SiH₄ガスとN₂Oガスを用いたプラズマCVD法によるSiO₂膜（第2の絶縁膜）を、屈折率、エッチング速度から評価した結果、基板温度を100℃から400℃の範囲で変えて、実用に耐える特性が得られた。

【0059】これを踏まえ、実施形態1の方法（光酸化）で第1の絶縁膜（SiO₂膜）を形成した後、基板温度を100℃から400℃の範囲でSiH₄ガスとN₂Oガスを用いたプラズマCVD法によるSiO₂膜を成膜した。この後、容量測定用試料を作製し、容量－電圧特性を測定した。

【0060】その結果、界面固定電荷密度は $1 \sim 2 \times 10^{11} \text{ cm}^{-2}$ と実用レベルであり、SiH₄ガスとN₂Oガスを用いて、基板温度を100℃から400℃の範囲で変化させて、第1の絶縁膜を成膜できることが判った。

【0061】また、もちろん第2の絶縁膜を光CVD法で作成することも可能である。

【0062】（実施形態2）実施形態1は、単結晶シリコンを基板に用いた例であるが、この結果を踏まえ、ガラス基板上に形成する液晶表示用の多結晶シリコン薄膜トランジスタ（Poly-Si TFT）の製作工程を説明する。本発明を液晶表示装置用のnチャンネル型、pチャンネル型の多結晶シリコン薄膜トランジスタに適用した場合のプロセスフローを図3に、各プロセスにおける素子断面を、図4に示す。

【0063】ガラス基板200は、大きさ320nm×400nm×1.1nmのガラスを用いた。

【0064】洗浄したガラス基板200上に、TEOSガスをを用い、PE-CVD法（プラズマCVD法）により200nmの酸化シリコン膜（SiO₂膜）をベースコート膜201として形成した。その後SiH₄およびH₂ガスを用いPE-CVD法によりアモルファスシリコン膜を50nm成膜した。このアモルファスシリコン膜は5～15原子%の水素を含むため、そのままレーザーを照射すると、水素が気体となり急激に体積膨張して、膜が吹き飛ぶ。このため、アモルファスシリコン膜を形成したガラス基板200を、水素の結合が切れる350℃以上、約1時間保って水素を逃がした。

【0065】その後、キセノンクロライド（XeCl）エキシマレーザー光源から波長308nmのパルス光（670mJ／パルス）を、光学系により0.8mm×130mmに成形して360mJ／cm²の強度で、前記

ガラス基板200上のアモルファスシリコン膜に照射した。アモルファスシリコンは、レーザー光を吸収して溶融し液相になった後、温度が下がり固化し多結晶シリコンが得られた。レーザー光は200Hzのパルスであり、溶融と固化は1パルスの時間内で終わる。このため、レーザー照射により、1パルス毎に溶融+固化を繰り返すことになる。基板を移動させながらレーザー照射することにより、大面積を結晶化できる。特性のパラツキを抑えるため、個々のレーザー光の照射領域を95~97、5%重ね合わせて照射した。

【0066】この多結晶シリコンを、フォトリソ工程、エッチング工程により、ソース、チャネル、ドレインに対応する島状多結晶シリコン216にパターンニングし、nチャネルTFT領域202、pチャネルTFT領域203、画素部TFT領域204を形成した。(図4(a))これから、Poly-Si TFTの最も重要な界面および絶縁膜の形成に本発明を適用する。

【0067】これに用いた枚葉式の光酸化法による薄膜形成装置とプラズマCVD法による薄膜形成装置との融合型の薄膜形成装置である本発明の絶縁膜の製造装置の概略を図5に示す。

【0068】上記のベースコート膜201上に島状多結晶シリコン216をもつガラス基板200を、ロード室21に導入後、真空中に排気し、ゲートバルブ101を開き、光洗浄室22に移動させ、ゲートバルブ101を閉じる。温度を350℃にした基板台105に基板200をセットした後、光源であるキセノンエキシマランプ11から172nmの波長の光を、合成石英の窓12を通して、シリコン表面(島状多結晶シリコンの表面)に照射することにより、シリコン表面を光洗浄する。ここで、光源としては低圧水銀ランプでも光洗浄が可能であるが、エキシマランプ11のほうが洗浄効果が高い。合成石英の窓12を出たところの光照射強度は60mW/cm²で、窓12からシリコン表面までの距離は25mmに保った。この光照射を2~3分間行うことにより半導体の表面(シリコン表面)に付着した有機物質を分解する光洗浄が行える。また、この光洗浄時にフッ素ガスまたは水素ガスを流したほうが再現性の良い洗浄効果が得られる。

【0069】その後、ゲートバルブ101を開けて、光酸化室23(第1の絶縁膜を形成するための第1の反応室)に移動させ、ゲートバルブ101を閉じる。そして、温度を350℃にした基板台(図示せず)に基板200をセットし、酸素ガスを導入し、光酸化室23内を5torrに保つ。更に、波長172nmの光を発するキセノンエキシマランプ11の光により、効率よく酸素ガスを直接、反応性の高い酸素原子活性種に分解でき、この酸素原子活性種により島状多結晶シリコン216が酸化され、ゲート絶縁膜205(第1の絶縁膜)となるSiO₂からなる光酸化膜が形成される。3分間で約3

nmの第1ゲート絶縁膜205(第1の絶縁膜)が形成できた。

【0070】その後、界面改善アニール処理として、ゲートバルブ101を開けて、ガラス基板200を水素プラズマ室24に移動させ、ゲートバルブ101を閉じる。基板温度を350℃、H₂ガスをガス流量1000sccm、ガス圧を1.3torrに保ち、水素プラズマ室24内の圧力を0.6torrとし、RF電源電力を450Wで、光酸化膜に対して3分間の水素プラズマ処理を行った。

【0071】次に、成膜室25(第2の絶縁膜を形成するための第2の反応室)へガラス基板200を移動させた後、基板温度350℃とし、SiH₄ガス流量を30sccm、N₂Oガス流量を6000sccm、成膜室25内の圧力を2torr、RF電源電力を450Wとし、プラズマCVD法によりSiO₂膜からなる第2ゲート絶縁膜206(第2の絶縁膜)を成膜した。3分間で膜厚97nmの第2ゲート絶縁膜206を成膜した。

【0072】その後、アンロード室26に移動させた後、基板200を取り出した(図4(b))。

【0073】本発明の絶縁膜の製造装置により、光洗浄工程、光酸化工程、界面改善アニール工程およびプラズマCVD法による第1ゲート絶縁膜205の成膜工程を、連続して真空中で、しかも生産性を落とさずに行なえる。これにより、半導体と第1ゲート絶縁膜205との良好な界面を形成すると共に、早く厚く実用に耐える絶縁膜を形成できた。

【0074】この後は、従来と同じ工程によりPoly-Si TFTを形成した。

【0075】まず、基板100を基板温度350℃で、2時間、窒素ガス中でのアニールにより、SiO₂膜からなる第1ゲート絶縁膜205の高密度化を行なう。高密度化処理で、SiO₂膜の密度が高くなりリーク電流、耐圧が向上する。

【0076】その後、スパッタ法によりTiをバリア金属として100nm成膜した後、同様にスパッタ法によりAlを400nm成膜した。このAlからなる金属層を、フォトリソグラフィ法によりパターンニングを行い、ゲート電極207を形成した。

【0077】その後、フォトリソ工程でpチャネルTFT250のみをフォトレジストで覆った。次に、イオンドーピング法により、ゲート電極207をマスクとして、燐を80keVで6×10¹⁵/cm²をnチャネルTFT260のn⁺ソース・ドレインコンタクト部209にドーブした。

【0078】その後、フォトリソ工程でnチャネルTFT領域202および画素部TFT領域204のnチャネルTFT260をフォトレジストで覆い、イオンドーピング法により、ゲート電極207をマスクとして、ボロンを60keVで1×10¹⁶/cm²をpチャネル領域

203のpチャンネルTFT250のP+ソース・ドレインコンタクト部210にドーブした。

【0079】その後、基板200を基板温度350℃で2時間アニールし、イオンドープした燐とボロンを活性化した。そして、TEOSガスを用いたプラズマCVD法でSiO₂からなる層間絶縁膜208を成膜した(図4(c))。

【0080】次に、第2ゲート絶縁膜206、層間絶縁膜208にn+ソース・ドレインコンタクト部209およびP+ソース・ドレインコンタクト部210へのコンタクトホールをパターニングした。そして、Tiをバリア金属(図示せず)として100nmスパッタした後、Alを400nmスパッタし、フォトリソグラフィー法によりソース電極213、ドレイン電極212をパターニングした。(図4(d))更に、プラズマCVD法でSiO₂膜からなる保護膜211を300nm成膜し、画素部TFT204領域のnチャンネルTFT260のドレイン部212にITOからなる画素電極214(後述する)との接続用のコンタクトホールをパターニングした。

【0081】この後、枚様式マルチチャンネルスパッタ装置内で、基板温度350℃、H₂ガス流量を1000sccm、ガス圧を1.3torr、RF電源電力を450Wで、3分間、水素プラズマ処理を行った。

【0082】その後、別の反応室に移動させ、ITOを150nm成膜した。ITOを画素電極214としてフォトリソグラフィー法によりパターニングすることによりTFT基板215は完成した(図4(e))。

【0083】このTFT基板215およびカラーフィルタが形成されたガラス基板(図示せず)に対し、ポリイミドを塗布し、ラビングした後、これらの基板を貼り合わせた。この貼り合わせた基板を、各パネルに分断した。

【0084】これらのパネルを真空槽に入れ、皿に入れた液晶の中にパネルの注入口を浸し、槽に空気を導入することにより、その圧力で液晶をパネルに注入した。注入口を樹脂で封止することにより、液晶パネルは完成した。

【0085】その後、偏向版の貼り付け、周辺回路、バックライト、ベゼル等の取り付けにより、液晶モジュールが完成した。

【0086】この液晶モジュールは、パソコン、モニター、テレビ、携帯端末等に使用できる。

【0087】このとき、TFTの閾値電圧は、従来の光酸化層(光酸化膜)が無くプラズマCVD法によりSiO₂を成膜した場合は1.9V±0.8Vであったが、本発明によるシリコン酸化膜と多結晶シリコン(島状多結晶シリコン)の界面特性と、絶縁膜バルク特性の改善により、1.5V±0.6Vに改善された。閾値電圧のバラツキが減少したため、良品率が大きく向上した。また、駆動電圧を下げられ消費電力を10%低減できた。

なお、光洗浄および光酸化により、清浄なSiO₂/Si(シリコン酸化膜と多結晶シリコン)の界面が形成できるため、Naイオン等による汚染がなく閾値電圧の変化が減少し、信頼性が向上した。

【0088】(実施形態3) 実施形態1は単結晶シリコンを基板に用いた例であるが、実施形態2は本発明を液晶表示装置に用いるnチャンネル型とpチャンネル型の多結晶シリコン薄膜トランジスタの製造に適用した例を述べた。本実施形態3では本発明をプラスチック基板上に、nチャンネル型とpチャンネル型の多結晶シリコン薄膜トランジスタを形成した例を示す。

【0089】まず、ポリエーテルサルフォン(PES)の厚さ20nm、大きさ127mm×127mmの基板を、プラスチック基板の膨張を抑制するため、200℃、15時間アニールした。

【0090】その後、プラスチック基板から放出されるガスおよび薬品による損傷を防ぐため、裏面にスパッタ法により、200℃でSiO₂膜を300nm成膜した。

【0091】表面にスパッタ法で、ベースコート膜としてSiO₂膜を400nmとアモルファスシリコン膜を50nm、真空を破らずに連続して成膜した。ここで、スパッタ法によるアモルファスシリコン膜は水素を含まないため、脱水素アニールは必要無い。

【0092】その後、キセノンクロライド(XeCl)エキシマレーザー光源から波長308nmのパルス光(670mJ/パルス)を、光学系により0.8mm×130mmに成形して360mJ/cm²の強度で、プラスチック基板上のアモルファスシリコン膜に、基板を移動させながら照射し、プラスチック基板の前面を結晶化した。このとき、レーザー光の照射領域を97.5%重ね合わせて照射した。更に、ベースコート膜の膜厚を300nm以上にすることにより、パルス光によるプラスチック基板の損傷無しに、アモルファスシリコン膜を結晶化(多結晶シリコン)することができる。

【0093】この多結晶シリコンを、フォトリソ工程、エッチング工程により、島状多結晶シリコンにパターニングする。

【0094】これから、Poly-Si TFTの最も重要な界面および絶縁膜の形成に本発明を適用する。これに用いた絶縁膜の製造装置は、実施形態1に用いたものと同じで図1に示す。

【0095】上記のベースコート膜上に島状多結晶シリコンをもつPESを用いたプラスチック基板からなる基板100を、ロード室1に導入後真空中に排気した後、光洗浄/光酸化室2(第1の絶縁膜を形成するための第1の反応室)に移動させ、ゲートパルプ101を閉じる。基板温度を200℃にした基板台105に基板100をセットした後、キセノンエキシマランプ11から172nmの光を、合成石英の窓12を通して、半導体であるシ

リコン表面（島状多結晶シリコンの表面）に照射することによって、シリコン表面の光洗浄を行った。ここで、合成石英の窓12を出たところの光照射強度は60mw/cm²で、窓からシリコン表面までの距離は25mmとした。

【0096】その後、光洗浄／光酸化室2内に酸素ガスを導入し、内部の圧力を5torrとした。更に、キセノンエキシマランプ11からの波長172nmの光により、酸素ガスを直接、効率よく反応性高い酸素原子活性種に分解し、この酸素原子活性種によって島状多結晶シリコンを酸化した。6分間で約3nmのシリコン酸化膜が形成できた。

【0097】その後、ゲートバルブ101を開けて、基板100を水素プラズマ／成膜室3（第2の絶縁膜を形成するための第2の反応室）に移動させ、基板温度200℃、H₂ガス1000sccm、ガス圧1.3torrに保ち、RF電源電力を450Wとし、光酸化膜を3分間水素プラズマ処理した。

【0098】その後、同一の水素プラズマ／成膜室3内において、基板温度を200℃、SiH₄ガス流量を5sccm、N₂Oガス流量を1000sccm、ガス圧を1.3torrに保ち、RF電源電力を450Wとし、プラズマCVD法によりSiO₂膜を成膜した。3分間で膜厚97nmのSiO₂膜を成膜できた。その後、基板100をアンロード室4に移動させた後、取り出した。

【0099】この後は、基板温度を200℃以下にした以外は、基本的に実施形態2と同じ工程によりPoly-Si TFTを形成した。また、液晶工程、モジュール工程も基本的に実施形態2と同等である。

【0100】このプラスチック基板を用いた液晶モジュールは、軽量、フレキシブル、割れにくい等の大きな特長をもち、パソコン、モニター、テレビ、携帯端末等に用いられる。

【0101】本発明は、材料としては、実施形態1の単結晶シリコン、実施形態2のガラス基板上の多結晶シリコン、実施形態3のプラスチック基板上の多結晶シリコン等に適用できる。

【0102】また、本発明を適用する半導体装置として、実施形態2、3の薄膜トランジスタの他に、本発明により従来技術では実現不可能であった、単結晶シリコン、或いは多結晶シリコンからなるシリコン材料とシリコン酸化膜界面での固定電荷密度 $1 \times 10^{11} \text{ cm}^{-2}$ 以下、界面準位密度が $1 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下かつ窒素濃度が1原子%以下であると共に、シリコン材料中の炭素濃度が $1 \times 10^{20} \text{ 原子/cm}^3$ 以下であることを実現でき、単結晶シリコンMOS型トランジスタ等、広範囲な半導体装置に適用できる。

【0103】また、少なくとも単結晶シリコン、或いは多結晶シリコンからなる半導体の表面を酸素原子活性種

を含む雰囲気中で酸化する反応室と、大気に晒さずにこの第1の絶縁膜上に堆積法により第2の絶縁膜を形成する反応室とからなる絶縁膜の製造装置も、本発明を実施するための従来に無い絶縁膜の製造装置である。

【0104】

【発明の効果】本発明の製造方法によれば、基板温度600℃以下の低温で、単結晶シリコン及び多結晶シリコンからなる半導体の表面を酸素原子活性種によりプラズマ損傷なく高速に酸化することにより、半導体とゲート絶縁膜との良好な界面を形成すると共に、早く厚く実用に耐える絶縁膜を形成することが出来る。このため、この方法により形成した多結晶シリコンTFTは、安価に特性が向上する。また、良好な界面特性が再現性よく実現でき、特性ばらつきが低減すると共に、良品率が向上した。

【0105】また、従来は、ガラス、金属箔または樹脂基板上のシリコン薄膜とシリコン酸化膜において、固定電荷密度 $1 \times 10^{11} \text{ cm}^{-2}$ 以下、界面準位密度が $1 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下かつ窒素濃度が1原子%以下シリコン薄膜中の炭素濃度が $1 \times 10^{20} \text{ 原子/cm}^3$ 以下の全てを満たす高性能な半導体装置は無く、本発明により初めて実現できた。このため、薄膜トランジスタ以外の多くの半導体装置に適用でき、高性能化が図れる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る絶縁膜の製造装置の概略断面図である。

【図2】光照射による活性種生成割合の圧力依存性を表すグラフである。

【図3】本発明を多結晶シリコン薄膜トランジスタの製造に適用した場合のプロセスフロー図である。

【図4】本発明を多結晶シリコン薄膜トランジスタの製造に適用した場合の各プロセスにおける素子断面である。

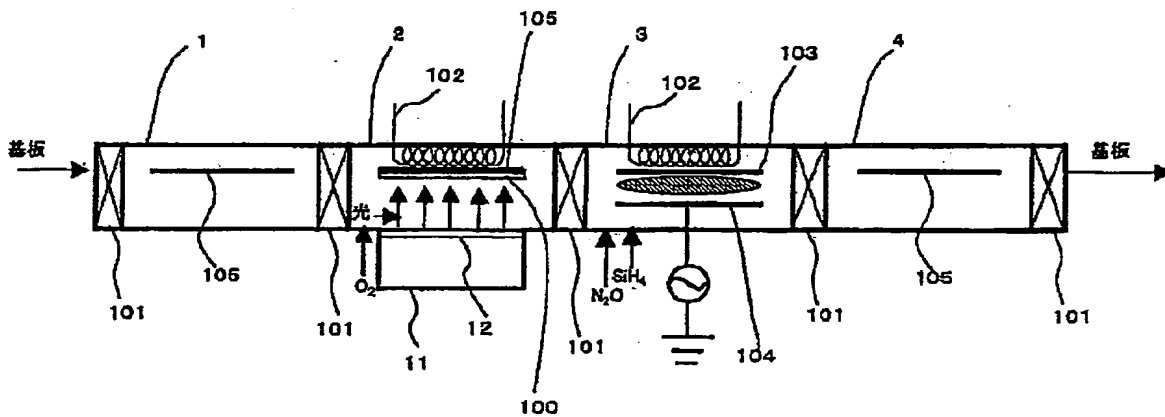
【図5】本発明の実施形態2に係る絶縁膜の製造装置である。

【符号の説明】

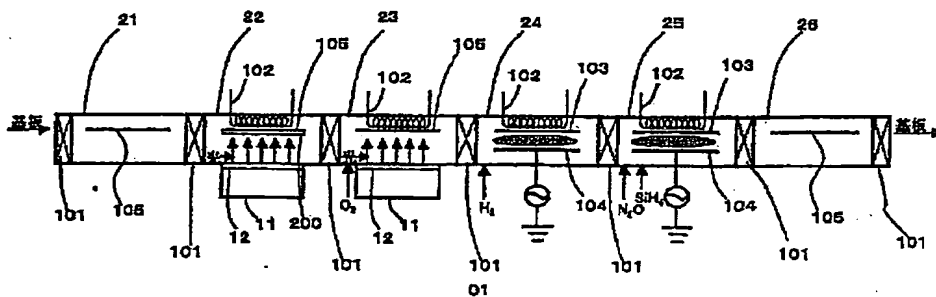
1	ロード室
2	光洗浄／光酸化室
3	水素プラズマ／成膜室
4	アンロード室
11	キセノンエキシマランプ
12	合成石英
21	ロード室
22	光洗浄室
23	光酸化室
24	水素プラズマ室
25	成膜室
26	アンロード室
100	基板
101	ゲートバルブ

102	ヒーター	206	第2ゲート絶縁膜
103	カソード電極	207	ゲート電極
104	アノード電極	208	層間絶縁膜
105	基板台	209	n ⁺ ソース・ドレインコンタクト部
200	ガラス基板	210	p ⁺ ソース・ドレインコンタクト部
201	ベースコート膜	211	保護膜
202	nチャネルTFT領域	214	画素電極
203	pチャネルTFT領域	215	TFT基板
204	画素部TFT領域	250	pチャネルTFT
205	第1ゲート絶縁膜	260	nチャネルTFT

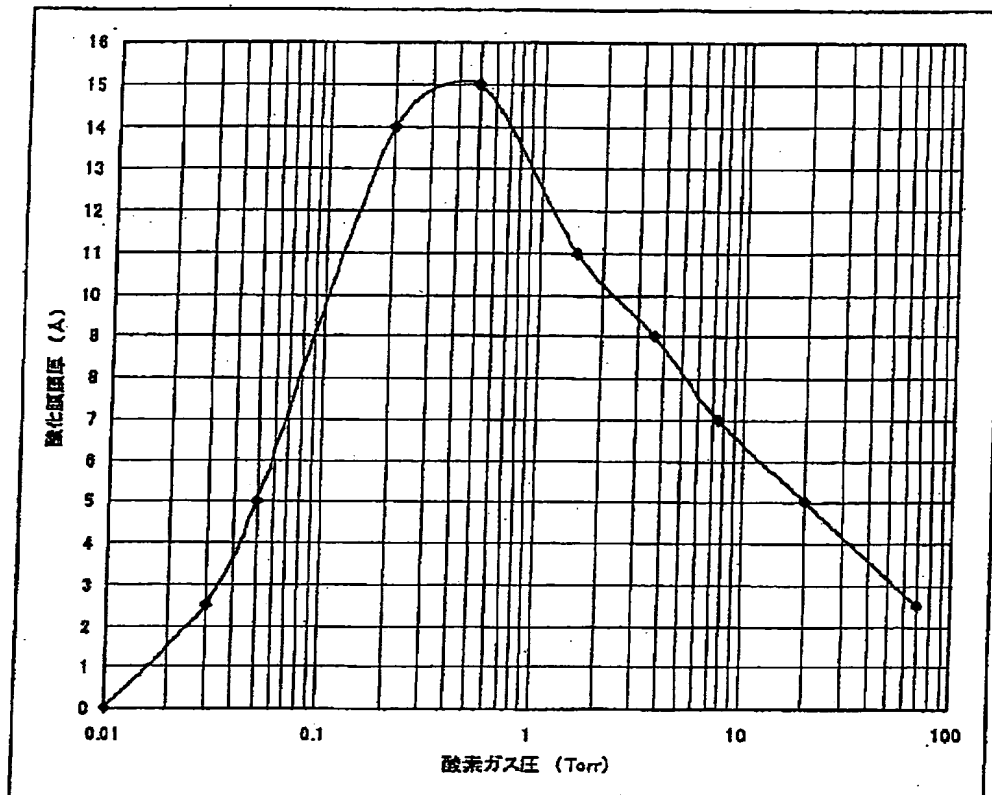
【図1】



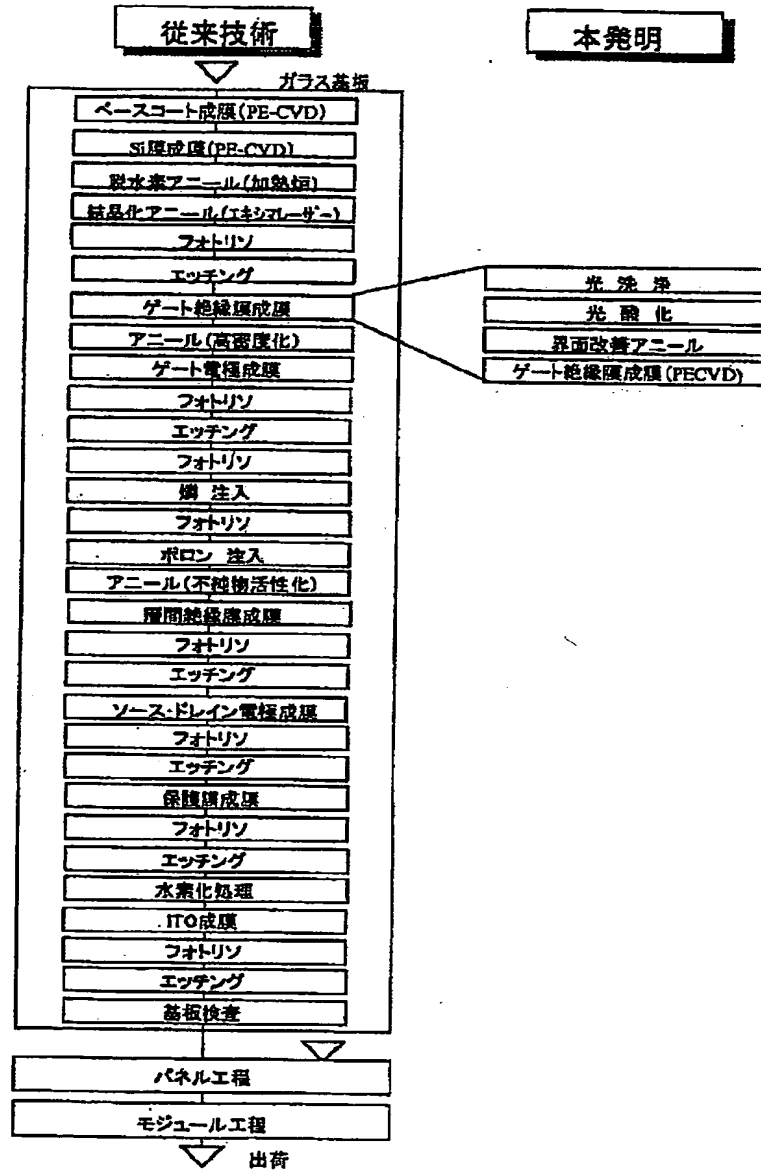
【図5】



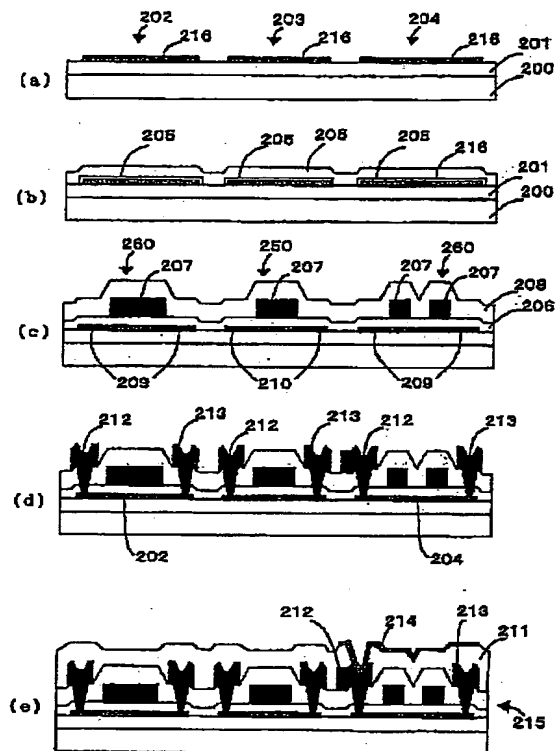
【図2】



【図3】



【図4】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

ターム(参考)

H O 1 L 21/336

(72) 発明者 岡本 哲也

大阪府大阪市阿倍野区長池町22番22号 シ

ャーブ株式会社内

(72) 発明者 浜田 敏正

大阪府大阪市阿倍野区長池町22番22号 シ

ャーブ株式会社内

Fターム(参考) 5F058 BA20 BD01 BD04 BF07 BF23

BF29 BF54 BF73 BF78 BJ01

5F110 AA14 AA26 AA28 BB02 BB04

CC02 DD02 DD13 DD18 DD25

EE03 EE04 EE14 EE28 EE44

FF02 FF05 FF07 FF09 FF22

FF30 FF35 FF36 GG02 GG13

GG33 GG43 GG45 HJ01 HJ04

HJ12 HJ23 HL03 HL04 HL11

HL23 NN03 NN04 NN23 NN35

NN72 PP03 PP04 PP05 PP06

PP35 QQ09 QQ11 QQ25

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.